

21/02/2014

Tema 1

Explique El circuito de division SIN restoring. Demuestre la validez de la correccion del ultimo paso.

Explique las ventajas de division srt en las arquitecturas modernas.

Tema 2

Explique cual es el objetivo de estructurar un CPU en pipe. Cual es la performance ideal(sin hazards). Porque no es posible alcanzar un speed up igual al nro de etapas aunque no haya ciclos stall.

Explique los tipos de hazards.

y como amortiguar el daño de los RAW. Y porque es necesario para los esquemas que solucionan RAW que se solucionen los WAW y RAW

Tema 3

Objetivos de cache. tecnologia. analisis comparativo.

explique tiempo de acceso en funcion de miss rate hit time miss penalty.

y defina como afecta (positiva o negativamente) a lo anterior los siguientes puntos:

- a)cache pequeña
- b)mas asociatividad
- c)bloques mas grandes
- d)victim cache

e)Cache virtual y cache con tag fisico index virtual

Tema 4

Alternativas para control. Explique ventajas y desventajas. Analisis comparativo.

Alternativas para reducir la CM tanto en ancho como largo.

para que sirve la microprogramacion en emulacion y sintonia de arquitecturas.

24/02/2014

Tema 1

explique el circuito basico de multiplicacion de enteros no signados.Explique como se puede optimizar con:

a)recodificacion de mas de un bit del multiplicador

b)CSA

explique cual es el error del circuito anterior que se induce al trabajar con digito signado. Como puede corregirlo

Tema 2

Explique cual es el objetivo de estructurar un CPU en pipe. Performance ideal

limitaciones en cuanto a numero de etapas del pipe. Speed up. Hazards. Soluciones estáticas a hazards de control;

describir las limitaciones de delayed branch

Tema 3

Cache: organizaciones en cuanto a locacion de bloque, analisis comparativo

tiempo de acceso efectivo en cuanto a hit time, miss rate, miss penalty; localidad de referencia que la sustenta, cache no bloqueante, cache virtual, y otro mas que no me acuerdo

Tema 4:

memoria virtual; organizaciones, analisis comparativo

funcion e importancia del TLB