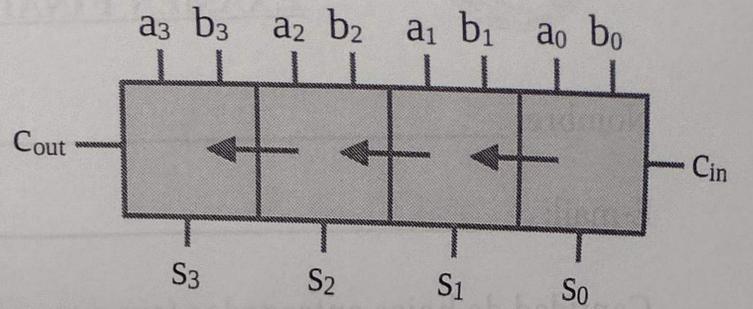
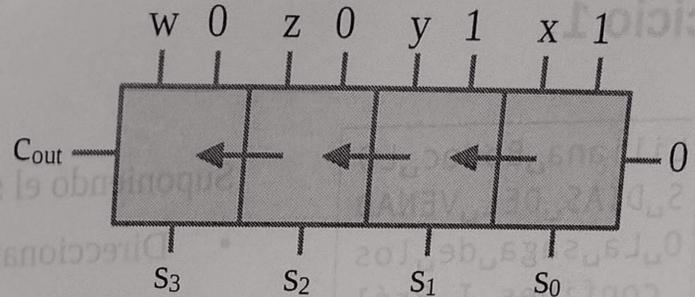
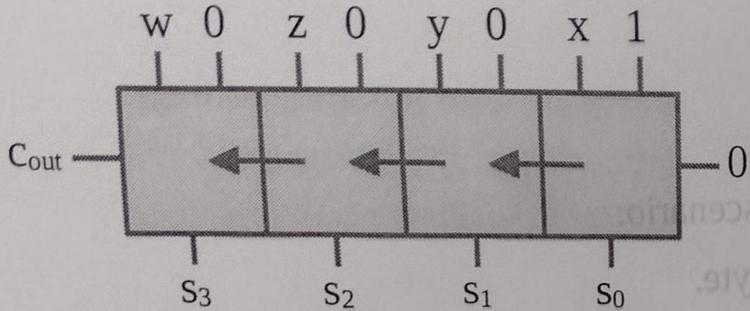


Ejercicio 2.

Un sumador binario es un bloque funcional bastante versátil que puede ser usado para implementar distintas funciones lógicas, más allá de la suma. Considerando un sumador que suma dos números de 4 bits ($A=a_3a_2a_1a_0$ y $B=b_3b_2b_1b_0$) teniendo en cuenta un acarreo de entrada c_{in} , y devuelve la suma S ($S=s_3s_2s_1s_0$) y el acarreo de salida c_{out} ...



¿cuál es la función lógica $f(x,y,z,w)$ que se obtiene en la salida c_{out} para cada una de las siguientes configuraciones del sumador? Elija la opción correcta.



$x \cdot y \cdot z \cdot w$

$w \cdot z \cdot (x + y)$

$x + y + z + w$

$w \cdot (z + x + y)$

Otra:

$x \cdot y \cdot z \cdot w$

$w \cdot z \cdot (x + y)$

$x + y + z + w$

$w \cdot (z + x + y)$

Otra:

Ejercicio 3.

Elija la opción correcta

- El ancho de banda del bus entre caché y memoria principal no impacta en el rendimiento del pipeline.
 - Falso. Impacta en el tiempo que demanda resolver un faltante en caché.
 - Verdadero. Sólo impacta en el tiempo de resolver faltantes.
 - Falso. El bus transfiere la mayor cantidad de información posible por ciclo. Acelera la comunicación entre el procesador y la memoria principal.
 - Falso. Si aumenta el ancho del bus, aumenta el ancho del dato y la cantidad de líneas necesarias. Esto aumenta el costo y por lo tanto afecta el rendimiento.
- Minimizar el tiempo de operación del hardware de suma de enteros es de vital importancia ya que la mayoría de las instrucciones aritméticas que decodifica y ejecuta el procesador se basan en sumas.
 - Verdadero. Es importante porque el tanto la resta, la multiplicación y la división se implementan con sumas.
 - Falso. Es importante porque la ejecución de cualquier instrucción implica el cálculo del próximo PC.
 - Verdadero. La gran mayoría de las instrucciones que ejecuta el procesador son efectivamente operaciones de suma.
- El espacio de direccionamiento lógico y el tamaño de la memoria caché están limitados por la longitud de la dirección física.
 - Falso. El espacio de direccionamiento lógico está limitado por la dirección virtual. El tamaño de la caché es independiente de la longitud de ambas direcciones.
 - Falso. Aunque el espacio de direccionamiento lógico sí está limitado por la longitud de la dirección física, la longitud de la dirección física es la que está limitada por el tamaño de la caché.
 - Verdadero. La longitud de la dirección física limita el tamaño de los bloques de caché y por lo tanto el tamaño de todos los espacios direccionables.
- No todas las dependencias de datos producen conflicto en el pipeline.
 - Verdadero. Los conflictos WAR y WAW no causan un retraso del pipeline si se ejecutan en orden.
 - Falso. Las dependencias de nombre también causan conflictos en el pipeline.
 - Verdadero. Solo puede haber conflicto entre instrucciones que se ejecuten concurrentemente en el pipeline.