

Dada una memoria caché de 32 KB (1 KB = 1024 bytes) con una organización 4-way set associative, que consta de 256 líneas donde cada línea de datos tiene una capacidad de 128 bytes y se direcciona a nivel de byte. Además se cuenta con una memoria principal con capacidad de 2 Megabytes (1 MB = 1024 KB). Mostrar el formato de la dirección de la memoria principal en términos de los campos Tag, Index y Offset, justificando cómo se obtienen estos valores.

Determinación de los Campos de la Dirección de Memoria

Capacidad y Estructura de la Caché

- Tamaño total de la caché: $32 \text{ KB} = 32 * 1024 \text{ bytes} = 32768 \text{ bytes}$
- Asociación: 4-way set associative
- Número total de líneas: 256
- Tamaño de cada línea: 128 bytes

Desglose de la Dirección de Memoria

1. Offset:

- Cada línea de caché puede almacenar 128 bytes.
- Para direccionar 128 bytes, se necesitan $(\log_2(128))$ bits.
- $\log_2(128) = 7$ bits.
- Bits de Offset: 7 bits

2. Índice (Index):

- La caché es 4-way set associative, lo que significa que cada conjunto (set) tiene 4 líneas.
- Número total de conjuntos = Número total de líneas / Asociación.
- $256 \text{ líneas} / 4 = 64$ conjuntos
- Para direccionar 64 conjuntos, se necesitan $\log_2(64)$ bits.
- $\log_2(64) = 6$ bits.
- Bits de Índice: 6 bits

3. Etiqueta (Tag):

- La memoria principal tiene una capacidad de 2 MB.
- $2 \text{ MB} = 2 * 1024 * 1024 = 2097152 \text{ bytes}$
- Para direccionar 2097152 bytes, se necesitan $\log_2(2097152)$ bits.

- $\log_2(2097152) = 21$ bits.					
- La dirección completa de la memoria principal es de 21 bits.					
- La dirección completa se divide en Tag, Index y Offset.					
- Bits de Tag = Bits totales de la dirección - Bits de Índice					
- $\text{Bits de Tag} = 21 - (6 + 7) = 8$ bits.					
- Bits de Tag: 8 bits					
Formato de la Dirección de Memoria Principal					
La dirección de memoria principal se divide en los siguientes campos:					
- Tag: 8 bits					
- Index: 6 bits					
- Offset: 7 bits					