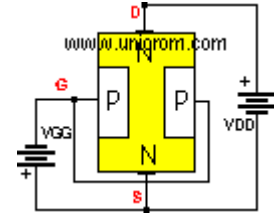


El **FET** es un dispositivo semiconductor que controla un flujo de corriente por un canal semiconductor, aplicando un campo eléctrico perpendicular a la trayectoria de la corriente. El **FET** está compuesto de una parte de silicio tipo N, a la cual se le adicionan dos regiones con impurezas tipo P llamadas compuerta (gate) y que están unidas entre si.

Los terminales de este tipo de transistor se llaman **Drenador** (drain), **Fuente** (source) y el tercer terminal es la **compuerta** (gate) que ya se conoce. La región que existe entre el drenador y la fuente y que es el camino obligado de los electrones se llama "canal". La corriente circula de Drenaje (D) a Fuente (S).

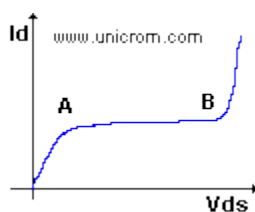
Este tipo de transistor se polariza de manera diferente al transistor bipolar. El terminal de drenaje se polariza positivamente con respecto al terminal de fuente (V_{dd}) y la compuerta o gate se polariza negativamente con respecto a la fuente ($-V_{gg}$).



A mayor voltaje $-V_{gg}$, más angosto es el canal y más difícil para la corriente pasar del terminal drenador (drain) al terminal fuente o source. La tensión $-V_{gg}$ para la que el canal queda cerrado se llama "punch-off" y es diferente para cada **FET**.

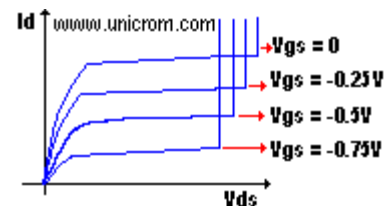
El transistor de juntura bipolar es un dispositivo operado por corriente y requieren que halla cambios en la corriente de base para producir cambios en la corriente de colector. El **FET** es controlado por tensión y los cambios en tensión de la compuerta (gate) a fuente (V_{gs}) modifican la región de rarefacción y causan que varíe el ancho del canal.

Curva característica del FET



Este gráfico muestra que al aumentar el voltaje V_{ds} (voltaje drenador - fuente), para un V_{gs} (voltaje de compuerta) fijo, la corriente aumenta rápidamente (se comporta como una resistencia) hasta llegar a un punto A (voltaje de estrangulación), desde donde la corriente se mantiene casi constante hasta llegar a un punto B (entra en la región de disrupción o ruptura), desde donde la corriente aumenta rápidamente hasta que el transistor se destruye.

Si ahora se repite este gráfico para más de un voltaje de compuerta a surtidor (V_{gs}), se obtiene un conjunto de gráficos. Ver que V_{gs} es "0" voltios o es una tensión de valor negativo.



Si V_{ds} se hace cero por el transistor no circulará ninguna corriente. Como V_{gs} es el voltaje que controla el paso de la corriente I_D (regula el ancho del canal), se puede

comparar este comportamiento como un resistor cuyo valor depende del voltaje V_{DS} . Esto es sólo válido para V_{DS} menor que el voltaje de estricción (ver punto A en el gráfico).

Para V_{GS} cada vez más negativo la zona de vaciamiento se ensancha y aumenta la resistencia del canal, por lo que I_D se hace cada vez menor. La conducción máxima se tiene con $V_{GS}=0$. Para un valor $V_p=V_{GS}$ el canal se cierra completamente, valor de saturación ($I_D=0$ para $V_{GS}=V_p$).

Debido a la relación de dopados, el ensanchamiento de la zona de vaciamiento se da solo hacia el lado de la del canal debido a la relación de dopados. La corriente solo circula fuera de la zona de vaciamiento.

Un MOSFET de potencia es un dispositivo controlado por voltaje, que requiere solo de una pequeña corriente de entrada. Los MOSFET son de 2 tipos:

DE EMPOBRECIMIENTO: Un MOSFET tipo agotamiento de canal N se forma en un sustrato de silicio de tipo P con dos silicios N+ fuertemente dopados para tener conexiones de baja resistencia. La GATEWAY está aislada del canal mediante una delgada capa de óxido. Las 3 terminales se conocen como gateway, drain y source. El voltaje de gateway a la source, V_{GS} , puede ser positivo o negativo; si es negativo algunos electrones del área del canal N serán repelidos y se creará una región de agotamiento por debajo de la capa de óxido, que resultará en un canal efectivo más angosto y en una alta resistencia de drain a source, R_{DS} . Si V_{GS} se hace suficientemente negativo, el canal se agotará totalmente, ofreciendo un alto valor R_{DS} , y no habrá corriente de drain a source, $I_{DS} = 0$. Cuando esto ocurre al V_{GS} se le conoce como voltaje de estrechamiento V_p . Por otra parte, V_{GS} se hace positivo, el canal se ensancha, e I_{DS} aumenta debido a la reducción de R_{DS} . Con un MOSFET tipo agotamiento de canal P se invierten las polaridades de V_{DS} , I_{DS} y V_{GS}

DE ENRIQUECIMIENTO: Un MOSFET de enriquecimiento de canal N, no tiene un canal físico. Si V_{GS} es positivo, un voltaje inducido atraerá los electrones del sustrato P y los acumulará en la superficie por debajo de la capa de óxido. Si V_{GS} es mayor o igual a un voltaje conocido como voltaje de umbral, V_T , se acumulará un número suficiente de electrones para formar un canal virtual N y la corriente fluirá del drenaje a la fuente. Si se trata de un MOSFET de enriquecimiento canal P, las polaridades de V_{DS} , I_{DS} y V_{GS} se invierten. En el MOS de enriquecimiento no existe un canal para conducción de corriente si $V_{GS}=0$. Solamente se da la conducción a partir de $V_{GS}>V_T$. UN MOSFET de empobrecimiento conduce corriente aún con $V_{GS}=0$, debido a que hay un canal permanente implantado mediante dopado.

Desplazamiento: las corrientes de desplazamiento son debidas a la existencia de un campo eléctrico en el interior de un semiconductor. Este campo eléctrico actúa tanto sobre electrones como sobre los huecos. Al existir dos tipos de portadores, tendremos dos velocidades de arrastre diferentes para huecos y para electrones, y por tanto movilidades distintas para electrones y para huecos.

Difusión: cuando hay variación en la distribución de los portadores de un punto a otro en el interior del material se origina una corriente de difusión. Inicialmente la concentración de portadores para cualquier intervalo de energía será mayor en aquellas zonas de mayor concentración de impurezas ya que a temperatura ambiente, todas las impurezas están ionizadas. Luego, mediante la corriente de difusión los portadores de carga se mueven de las zonas de mayor concentración a menor concentración, tendiendo a igualar la concentración en todos los puntos del cristal.

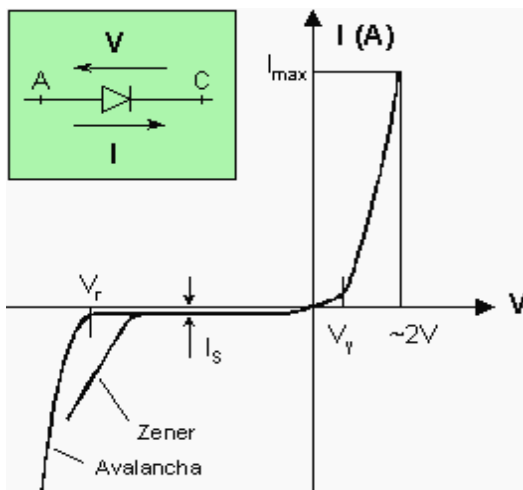
Dopaje:

Es la introducción de átomos de diferente valencia (en una proporción adecuada) dentro de la red del material para variar la proporción de portadores sin perder la neutralidad eléctrica del mismo. Puedo así cambiar las propiedades eléctricas de un semiconductor intrínseco: su conductividad y los portadores mayoritarios.

Tipo n: Si +5. Donantes. Los electrones son mayoritarios.

Tipo p: Si +3. Aceptadores. Los huecos son mayoritarios.

Diodos



Tensión umbral – V_y : Al polarizar directamente el diodo, la barrera de potencial inicial se va reduciendo, incrementando la corriente ligeramente. Sin embargo, cuando la tensión externa supera la tensión umbral, la barrera de potencial desaparece, de forma que para pequeños incrementos de tensión se producen grandes variaciones de la intensidad de corriente.

Corriente máxima: corriente máxima que puede conducir el diodo sin fundirse por el efecto Joule.

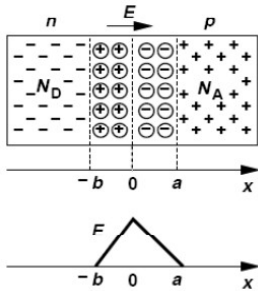
Corriente inversa de saturación – I_s : Es la pequeña corriente que se establece al polarizar inversamente el diodo por la formación de pares electrón-hueco debido a la temperatura.

Tensión de ruptura – V_r : Es la tensión inversa máxima que el diodo puede soportar antes de darse el efecto avalancha.

- **Efecto avalancha** (diodos poco dopados). En polarización inversa se generan pares electrón-hueco que provocan la corriente inversa de saturación; si la tensión inversa es elevada los electrones se aceleran incrementando su energía cinética de forma que al chocar con electrones de valencia pueden provocar su salto a la banda de conducción. Estos electrones liberados, a su vez, se aceleran por efecto de la tensión, chocando con más electrones de valencia y liberándolos a su vez. El resultado es una *avalancha* de electrones que provoca una corriente grande.
- **Efecto Zener** (diodos muy dopados). Cuanto más dopado está el material, menor es la anchura de la zona de carga. Puesto que el campo eléctrico E puede expresarse como cociente de la tensión V entre la distancia d ; cuando el diodo esté muy dopado, y por tanto d sea pequeño, el campo eléctrico será

grande. En estas condiciones, el propio campo puede ser capaz de arrancar electrones de valencia incrementándose la corriente.

En equilibrio

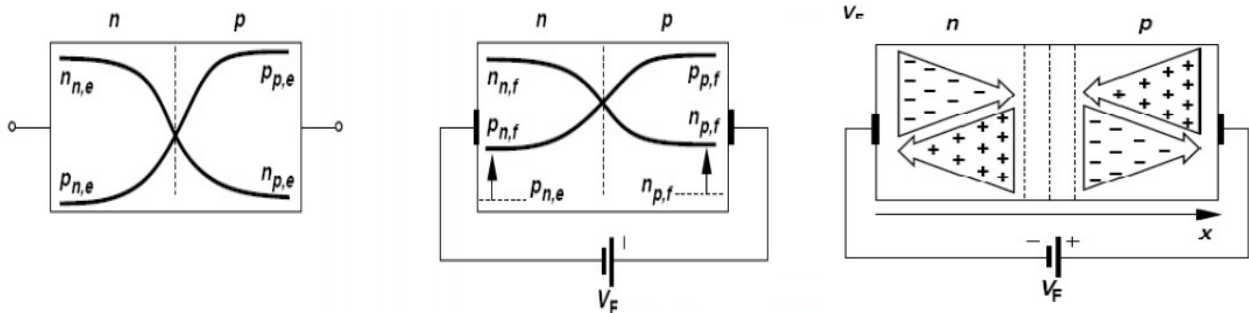


En equilibrio hay un movimiento de difusión **de n a p** que forma una zona de carga de iones positivos cerca del borde de n, y negativos en el borde de p. Esta es la llamada zona de vaciamiento, que genera un campo eléctrico que se opone al movimiento e cargas. El equilibrio se alcanza cuando la corriente de difusión es igual a la de desplazamiento.

De N a P pasan electrones mayoritarios. De P a N pasan huecos mayoritarios. Ambos se recombinan en el lado opuesto.

Polarización directa

Se hace P más positivo y N más negativo. Disminuye la zona de vaciamiento y el campo eléctrico, aumentando así la corriente de difusión y la concentración de portadores minoritarios. Hay así una corriente de extremo a extremo definida por portadores mayoritarios en los extremos y portadores minoritarios en la unión.

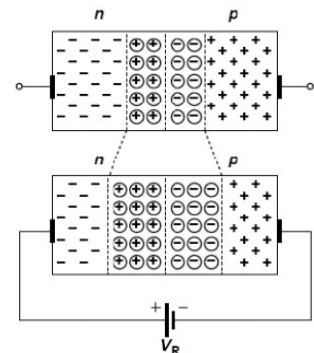


El polo negativo de la batería repele los electrones libres del cristal N, con lo que estos electrones se dirigen hacia la unión p-n. El polo positivo de la batería atrae a los electrones de valencia del cristal p, esto es equivalente a decir que empuja a los huecos hacia la unión p-n. Cuando la diferencia de potencial entre los bornes de la batería es mayor que la diferencia de potencial en la zona de vaciamiento, los electrones libres del cristal n, adquieren la energía suficiente para saltar a los huecos del cristal p, los cuales previamente se han desplazado hacia la unión p-n.

Una vez que un electrón libre de la zona n salta a la zona p atravesando la zona de vaciamiento, cae en uno de los múltiples huecos de la zona p convirtiéndose en electrón de valencia. Una vez ocurrido esto el electrón es atraído por el polo positivo de la batería y se desplaza de átomo en átomo hasta llegar al final del cristal p, desde el cual se introduce en el hilo conductor y llega hasta la batería.

Polarización inversa

Se hace más positivo N y más negativo P. El campo y la concentración de iones aumenta, aumenta también la barrera de potencial. Disminuye así la circulación de corriente. Hay una pequeña corriente de fuga. La zona de vaciamiento aumenta hasta adquirir el mismo potencial eléctrico que la batería.



Transistor bipolar

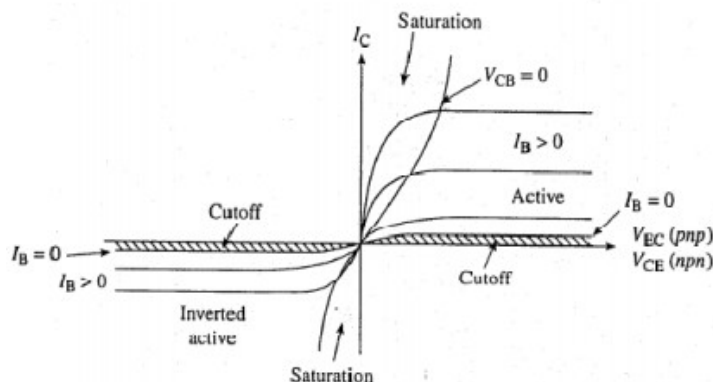
Un transistor de unión bipolar está formado por dos uniones PN un solo cristal semiconductor, separados por una región muy estrecha. De esta manera quedan formadas tres regiones:

- **Emisor**, más dopada que los otros. Su nombre se debe a que esta terminal funciona como *emisor* de portadores de carga.
- **Base**, la intermedia, muy estrecha, que separa el emisor del colector.
- **Colector**, de extensión mucho mayor y menor dopaje.

Si NPN se da que los portadores donantes (N_d) del emisor son mayores que la base y a su vez mayores que el colector. Si PNP se da que los portadores aceptadores (N_a) son mayor en el emisor que en la base, que a su vez es mayor que en el colector.

Presenta curvas parametrizadas debido al número de tensiones y corrientes presentes. Los transistores de unión bipolar tienen diferentes regiones operativas, definidas principalmente por la forma en que son polarizados:

- **Región de corte:** Un transistor está en corte cuando: $I_c = I_e = 0$, es decir si la juntura BE no está polarizada ($V_{eb} < 0$ $V_{bc} > 0$). De forma simplificada, se puede decir que en la unión CE se comporta como un circuito abierto, ya que la corriente que lo atraviesa es cero.
- **Región de saturación:** Un transistor está saturado cuando $I_c \approx I_e = I_{max}$, es decir la juntura CB está polarizada en directa ($V_{eb} > 0$ $V_{bc} < 0$). Cuando el transistor está en saturación, la relación lineal de amplificación $I_c = \beta \cdot I_b$ no se cumple. De forma simplificada, se puede decir que en la unión CE se comporta como un cable, ya que la diferencia de potencial entre C y E es muy próxima a cero.
- **Región activa:** está en región activa si $I_e = (\beta + 1) \cdot I_b$; $I_c = \beta \cdot I_b$, es decir, BE está en directa y CB en inversa ($V_{eb} > 0$ y $V_{bc} > 0$). Cuando un transistor no está ni en su región de saturación ni en la región de corte entonces está en una región intermedia, la región activa. En esta región la corriente de colector (I_c) depende principalmente de la corriente de base (I_b), de β y de las resistencias que se encuentren conectadas en el colector y emisor.

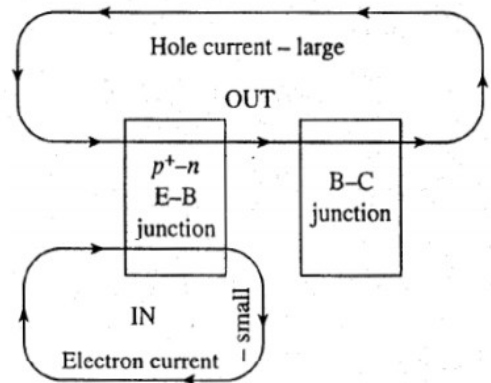


Región inversa: ($V_{eb} < 0$ $V_{bc} < 0$) Si bien el transistor parece ser un dispositivo simétrico, constructivamente el Colector tiene una superficie mayor que el Emisor. Por este motivo, si bien es posible el funcionamiento en inversa, las características son totalmente diferentes y la performance pobre. Al invertir las condiciones de polaridad del funcionamiento en modo activo, el transistor bipolar entra en funcionamiento en modo inverso. En este modo, las regiones del colector y emisor intercambian roles.

En condiciones de equilibrio, sin potenciales externos, el transistor se ve como dos diodos unidos. El ancho de las zonas de vaciamiento son diferentes debido a los dopajes (a mayor dopaje menor es el ancho).

Funcionamiento (PNP)

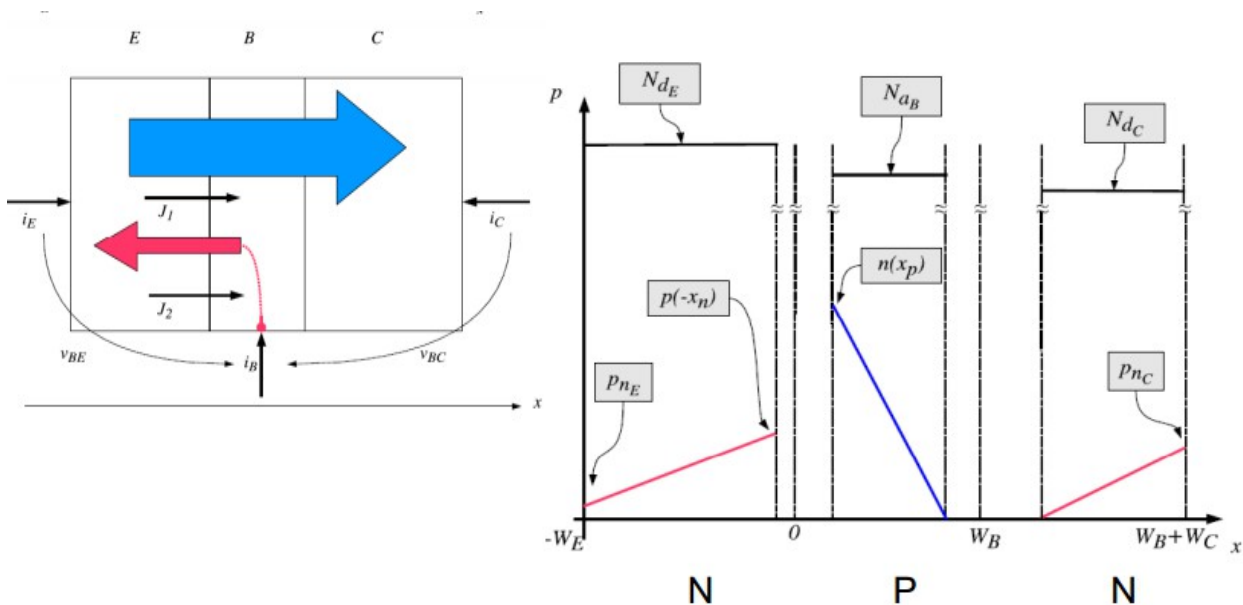
En polarización directa BE origina una corriente por difusión y se achica la zona de vaciamiento. Los huecos que pasan de Emisor a Base son acelerados por el campo eléctrico presente en la zona de vaciamiento CB y llegan al colector. Asimismo existe una corriente de electrones de Base a Emisor, pero como el dopado de Base es menor la corriente de electrones será inferior a la de huecos siendo así que el dispositivo funciona a base de huecos. La zona de vaciamiento en CB aumenta y su campo.



La corriente de salida estará dada por I_c (huecos) mientras que la de entrada será I_b electrones. La ganancia de corriente será I_c/I_b .

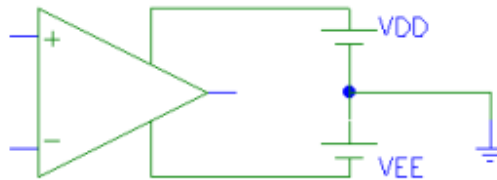
Funcionamiento (NPN)

En el NPN son los electrones los que pasan del Emisor (mayoritarios) a la Base (minoritarios) y luego al Colector acelerados por el campo. Hay una corriente de menor amplitud de huecos de la Base (mayoritarios) al Emisor (minoritarios). Hay una corriente de fuga de huecos entre la Base y el Colector. NPN es más rápido dado que los portadores mayoritarios son electrones. La corriente de salida será I_c (electrones) y la de entrada I_b (huecos).



Amplificador Operacional

Tiene 2 terminales de entrada y uno de salida. Posee además dos terminales para las fuentes de alimentación.

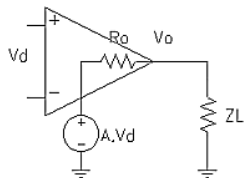


Amplificador Operacional Ideal

Para un opAmp ideal $V_{out} = A_o(V_+ - V_-) = AV_d$, esto indica que la salida es directamente proporcional a la diferencia de potencial V_d en la entrada. Podemos decir además, que el opAmp es diferencial ya que la salida depende de la diferencia de tensión en las entradas. La salida en sí puede tener valor máximo inferior a las tensiones de alimentación. Los opAmp suelen usarse con retroalimentación, dado que esto permite controlar su ganancia.

Las características del opAmp ideal son:

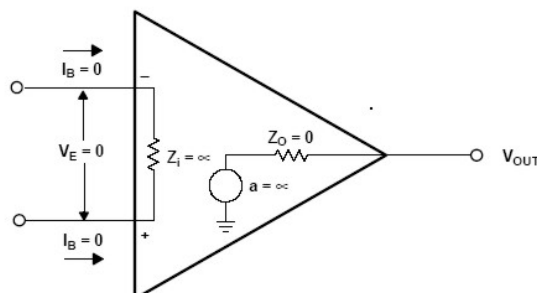
1. A_o , la ganancia en lazo abierto, es infinita. La ganancia en lazo abierto, es la ganancia del dispositivo sin conectar nada. Dada la ganancia infinita, se tiene que $V_d = 0$ ($V_+ = V_-$) para que la tensión de salida no sea infinita.
2. La impedancia de entrada es nula, es decir, las resistencias que se ven desde cada uno de los terminales de entrada son infinitas, o lo que es lo mismo I_+ e I_- son nulas.
3. La impedancia de salida es nula, dado que V_o tiene que ser independiente de I_o .



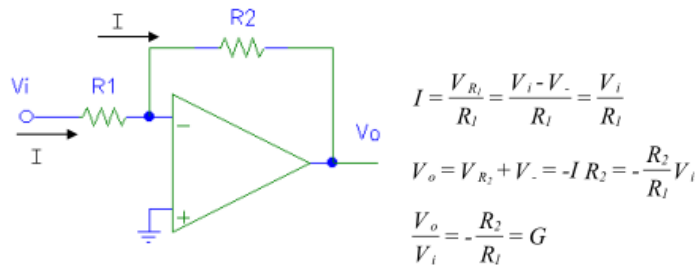
$$V_o = \frac{Z_L}{R_o + Z_L} AV_d \quad \text{para que } V_o \neq f(Z_L) \text{ tiene que ser que } R_o = 0$$

4. Es un amplificador de corriente continua y alterna.
5. Es capaz de amplificar la señal de entrada independientemente de su frecuencia, por lo que el ancho de banda es infinito.

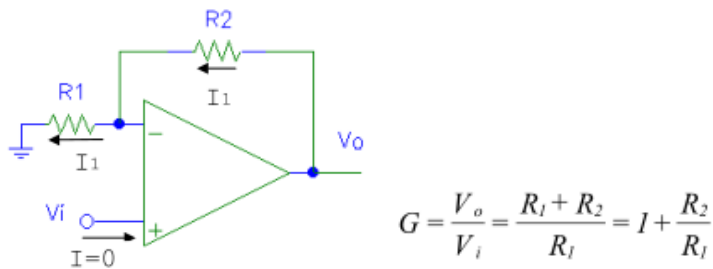
Un circuito que contenga un opAmp ideal opera linealmente sólo si en alta frecuencia la retroalimentación salida/entrada es negativa (va a V-)



Amplificador Inversor

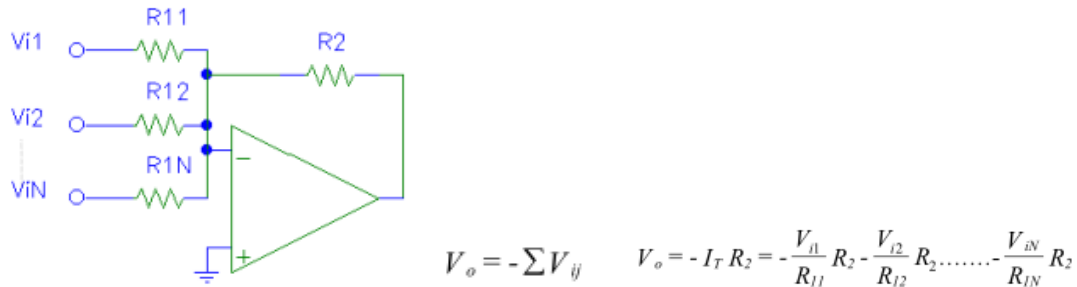


Amplificador No Inversor



La ganancia será siempre positiva, ya que las Ri son siempre positivas, y además será mayor o igual a 1. Para el caso en que R1 sea infinita o R2 sea 0, se tendrá entonces un seguidor de tensión, ya que la tensión de salida será la misma que la de entrada.

Amplificador Sumador



La salida es proporcional a la suma de las señales de entrada, dado que $V_- = 0$ por ser igual a V_+ las intensidades que circulan por las ramas son independientes entre sí y no se redistribuyen. Con ello la intensidad que atraviesa R2 será la suma de las intensidades individuales de las ramas.

Amplificador Operacional Real

La estructura interna de un opAmp está compuesta por 3 bloques

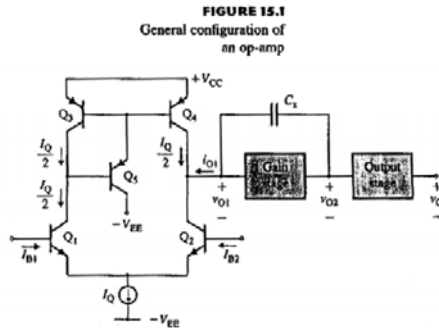
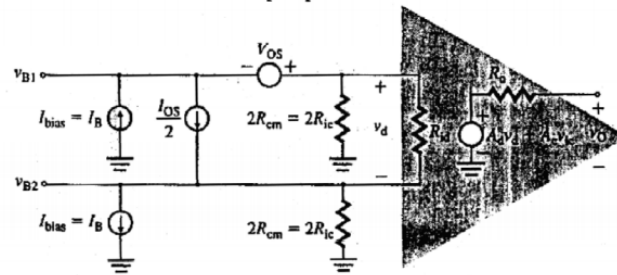


FIGURE 15.2
Equivalent circuit of an op-amp



I_{bias} son las corrientes de polarización.

V_{OS} es el voltaje de offset de entrada.

R_O es la resistencia de salida que es pequeña.

R_{id} es la resistencia de entrada que es grande.

Un opAmp ideal es un amplificador diferencial de tensión que compara y amplifica las dos señales de entrada, sin requerir consumo de ninguna intensidad de los circuitos que la establecen.

Un opAmp real difiere del comportamiento del ideal en dos aspectos: consume intensidades en sus entradas e induce errores en la comparación de las señales de entrada.

Limitaciones

1. Saturación: un opAmp típico no puede suministrar más de la tensión a la que se alimenta, normalmente el nivel de saturación es del orden del 90% del valor con que se alimenta. Cuando se da este valor se dice que satura, pues ya no está amplificando. La saturación puede ser aprovechada por ejemplo en circuitos comparadores.

2. Ganancia Finita: la ganancia en lazo abierto es finita ($A_o < 200.00$) y si puede ser afectada por la frecuencia.

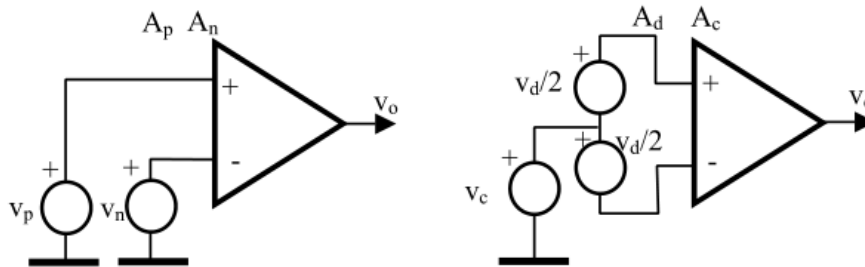
3. Slew-Rate: máxima velocidad posible en el cambio de la señal, o mantener su pendiente (se mide en unidades V/use). Se hace visible si incrementamos la Amplitud de la entrada o la frecuencia.

4. **Voltaje de Offset de Entrada:** La tensión de offset es visible cuando al unir las dos terminales de entrada a masa se ve que hay una tensión de salida diferente a 0. Sin embargo, el offset no se suele medir de la forma antedicha sino que se hace lo contrario, definiéndose una tensión de offset en la entrada como la tensión necesaria entre los terminales para conseguir una salida nula. Se debe a problemas de simetría y de condiciones de temperatura. Dado que con el tiempo se produce un envejecimiento, se tiene que el offset varía.

5. **Deriva Térmica:** es el cambio del voltaje de offset debido a la temperatura.

6. **Corrientes de polarización:** dependerá de la fabricación de los transistores. Las corrientes de polarización serán iguales si los transistores de entrada tienen igual Beta. Aun así, los valores de las corrientes I_{b+} e I_{b-} serán similares pero no iguales. Estas corrientes son imprescindibles para el funcionamiento del opAmp. La corriente de offset es la diferencia entre ambas.

7. **Relación de Rechazo de Modo Común (CMRR):** un amplificador diferencial es un amplificador con dos entradas y con respecto a cada una de ellas presenta una ganancia de magnitud muy próxima pero signo contrario.



$$\text{Entrada en modo común: } v_d = \frac{v_p + v_n}{2}$$

$$\text{Entrada en modo diferencial: } v_d = v_p - v_n$$

$$\text{Ganancia en modo común: } A_c = \left. \frac{v_o}{v_c} \right|_{v_d=0} = A_p - A_n$$

$$\text{Ganancia en modo diferencial: } A_d = \left. \frac{v_o}{v_d} \right|_{v_c=0} = \frac{A_p + A_n}{2}$$

$$\text{siendo: } v_o = A_p v_p - A_n v_n = A_c v_c + A_d v_d$$

Bajo esta nomenclatura la ganancia en modo común A_c representa la diferencia de un Amplificador diferencial respecto de su comportamiento ideal. Si $A_c=0$ el amplificador Diferencial es ideal. Se define la razón de rechazo en modo común (CMRR) la relación entre la ganancia diferencial y la ganancia en modo común del amplificador operacional.

$$CMRR = \left| \frac{A_d}{A_c} \right| \Leftrightarrow CMRR|_{dB} = 20 \log \left| \frac{A_d}{A_c} \right| (dB)$$

8. Resistencia de Entrada grande pero finita.

9. Resistencia de Salida pequeña pero existente.

Nombre de archivo: 2 (1).docx
Directorio: C:\Users\Hansen\Dropbox\IngSistemas\Introduccion a la
Electronica\Resumenes
Plantilla: C:\Users\Hansen\AppData\Roaming\Microsoft\Plantillas\Nor
mal.dotm
Título:
Asunto:
Autor: lucia
Palabras clave:
Comentarios:
Fecha de creación: 24/06/2012 22:36:00
Cambio número: 9
Guardado el: 25/06/2012 11:02:00
Guardado por: lucia
Tiempo de edición: 235 minutos
Impreso el: 28/09/2014 11:00:00
Última impresión completa
Número de páginas: 4
Número de palabras: 800 (aprox.)
Número de caracteres: 4.403 (aprox.)

Niveles Lógicos de Entrada y Salida

V_{IL} : es la tensión máxima de entrada que se garantiza será reconocida como nivel lógico bajo.

V_{OL} : es la tensión de salida máxima que se garantiza en nivel lógico bajo.

V_{IH} : es la mínima tensión de entrada que se garantiza será reconocida como nivel lógico alto.

V_{OH} : es la tensión de salida mínima que se garantiza en nivel lógico alto.

Fan-In: consumo relativo de la entrada de un circuito lógico referido a una celda unidad. Depende de cómo se distribuye internamente la señal de entrada. Número de compuertas que se pueden agregar a la entrada que aseguren los niveles V_{IL} y V_{IH} .

Fan-Out: es el número máximo de entradas con las que se puede cargar la salida de nuestra puerta lógica. Es la capacidad de manejo que tiene una salida de un circuito lógico referido a una celda unidad. Número de compuertas que se pueden agregar a la salida que aseguren los niveles V_{OL} y V_{OH} .

Disipación de Potencia Estática: ocurre cuando la lógica está en un estado estable, sin cambiar los niveles lógicos.

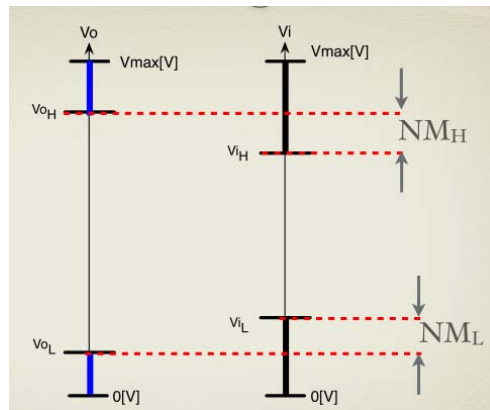
Disipación de Potencia Dinámica: ocurre cuando la lógica conmuta sus niveles lógicos, lo que provoca demanda de corriente adicional para realizar el cambio de estado. En todo cambio de estado se encuentra involucrada la carga o descarga de capacidades del circuito, sean propiamente componentes o parásitas.

Márgenes de Ruido

Los parámetros de los niveles lógicos nos dan información acerca de los niveles de ruido que será capaz de aceptar nuestra lógica sin que se corrompa la información.

$$N_{MH} = V_{OH} - V_{IH}$$

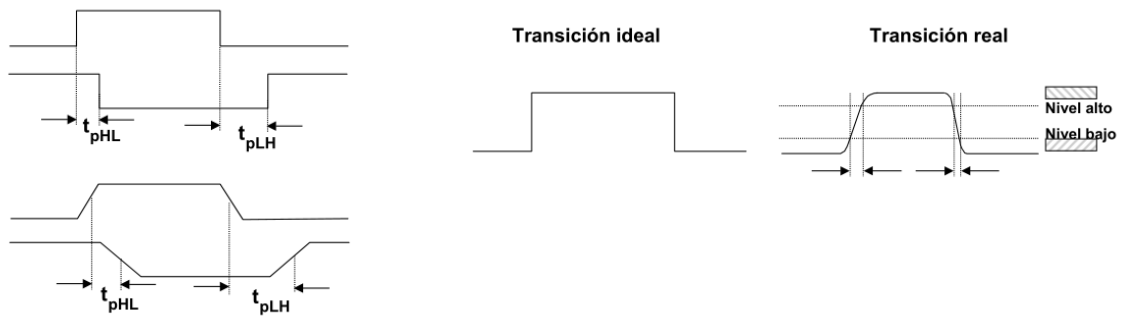
$$N_{ML} = V_{IL} - V_{OL}$$



Tiempo de transición

Es el tiempo que un circuito tarda en cambiar de estado. Es debido a que un cambio de estado requiere la carga de una serie de capacidades.

Retardo de Propagación: tiempo que transcurre desde que se produce un cambio en la señal de entrada hasta que éste se refleja en la salida. Suele darse desde el punto medio del flanco de subida o bajada de forma que se eliminan en lo posible los tiempos de transición.



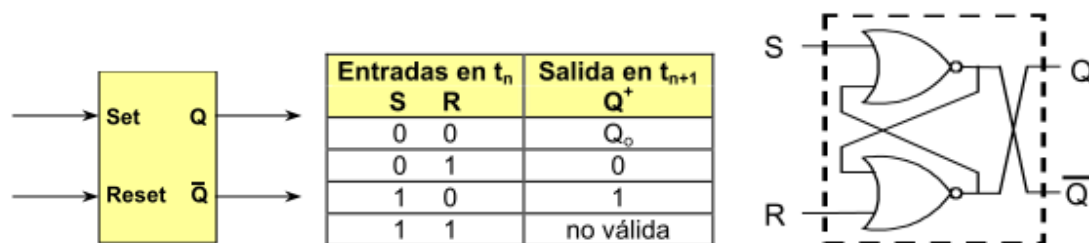
Circuitos Secuenciales

Son aquellos circuitos en los cuáles el estado lógico de salida depende no solamente del valor de las entradas, sino también del historial. Esto implica que el circuito debe poder mantener su estado durante algún tiempo, debe poseer dispositivos de memoria. La manera de dotar a estos circuitos con memoria es mediante una retroalimentación positiva, de manera de lograr un circuito biestable capaz de almacenar dos estados lógicos posibles. Ej: Flip-Flops, Contadores, SRAM.

Flip Flop Set Reset

Posee dos entradas R y S y dos salidas Q y Q negado. Hace uso de 2 compuertas NOR de la siguiente forma:

- Si Set es activa, Q se pone en alto.
- Si Reset es activa Q, se pone en bajo.
- Si ni S ni R están activas, Q se mantiene.
- Set y Reste no pueden estar activas al mismo tiempo.

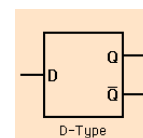


Flip Flop D

El flip-flop D resulta útil cuando se necesita almacenar un único bit de datos. Si se añade un inversor a un flip-flop S-R obtenemos un flip-flop D básico.

La ecuación característica del biestable D que describe su comportamiento es $Q_{next} = D$ y su tabla de verdad:

D	Q	Q_{next}
0	X	0
1	X	1

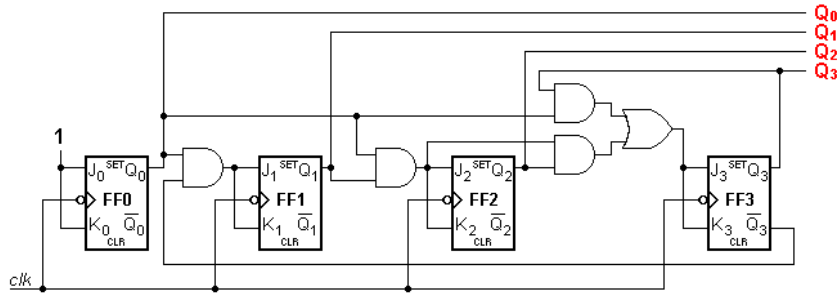


Contadores

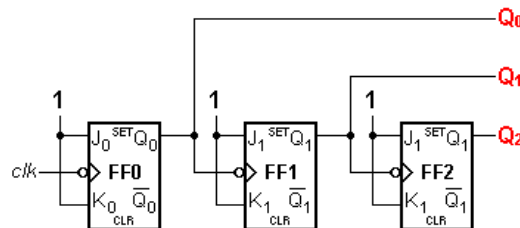
Un contador es un circuito secuencial de aplicación general, cuyas salidas representan en un determinado código el número de pulsos que se meten a la entrada. Están constituidos por una serie de biestables conectados entre sí de modo que las

salidas de estos cambian de estado cuando se aplican impulso a la entrada. Los contadores se dividen en sincrónicos y asincrónicos.

Los primeros, son aquellos en los que los impulsos de reloj se aplican simultáneamente a todos los biestables, y por tanto, todas las salidas cambian al mismo tiempo.



En los asincrónicos, en cambio, la señal de reloj se aplica a la entrada del primer biestable, la salida de éste a la entrada de reloj del siguiente, y así sucesivamente el tiempo de propagación de estos dispositivos, es superior al de los sincrónicos.



Sincrónico vs. Asincrónico

En los circuitos secuenciales **asincrónicos** los cambios de estado ocurren al ritmo natural marcado por los retardos asociados a las compuertas lógicas usadas en la implementación, es decir, no utilizan elementos especiales de memoria ya que se valen de los retardos propios de las compuertas lógicas. Esto puede ocasionar problemas de funcionamiento, ya que los retardos naturales no están bajo el control del diseñador y no son idénticos en cada compuerta lógica. Además, el retardo de propagación se va acumulando, lo que limita la máxima frecuencia de operación.

Los circuitos secuenciales **sincrónicos** sólo permiten cambio de estado en los instantes marcados por una señal de sincronismo de tipo oscilatorio denominada reloj. Con esto se pueden evitar los problemas que tienen los circuitos asincrónicos debido a cambio de estado no uniformes.

Tercer Estado

La lógica de 3 estados permite, además de las salidas lógicas 0 y 1, una salida de alta impedancia que efectivamente remueve el output del circuito. Esto permite que varios circuitos compartan la misma línea de output (como un bus).

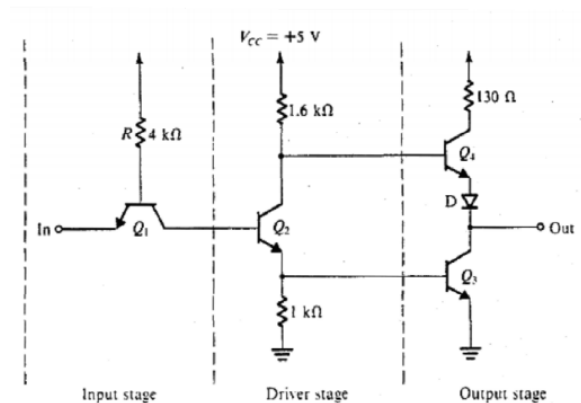
El concepto del tercer estado (Hi-Z) es remover la influencia del circuito del canal. Si más de un dispositivo está conecta, poner una salida en el estado HI-Z ayuda a evita cortocircuitos, o colisiones de señales.

Familias Lógicas

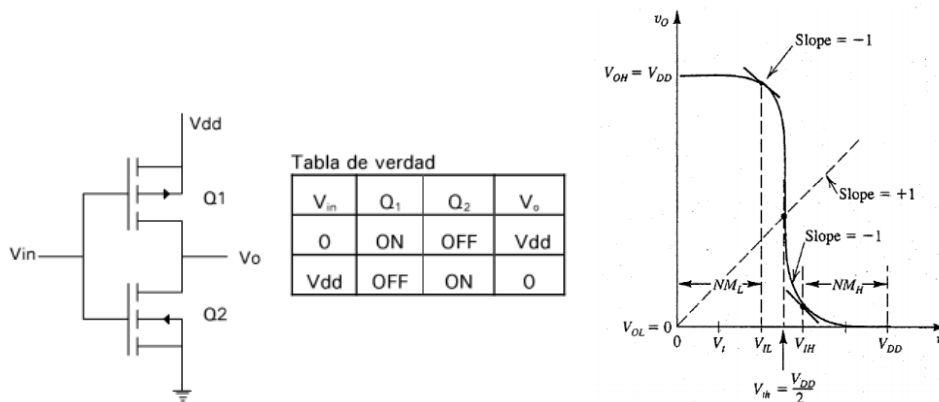
- **RTL (Resistor Transistor Logic)**: construida en base a resistencias y transistores. Posee la desventaja de que el nivel de salida en el estado alto dependerá del número de compuertas conectadas a la salida, por lo cual el fan-out es pequeño.

- **DTL (Diode Transistor Logic)**: elimina el problema del RTL, ya que el nivel de salida en estado alto no varía con el número de cargas pues la carga que representa la otra compuerta DTL es un diodo con polarización inversa lo que da una impedancia alta. El fan-out está limitado por la salida del nivel bajo pues el transistor de salida estará saturado y deberá absorber su propia corriente más las corrientes de todas las entradas conectadas a él.

- **TTL (Transistor-Transistor Logic)**: no presenta el problema de la DTL y es más rápida. Tiene un gran consumo, buena capacidad de corriente y cubre un área importante. El consumo de entrada es diferente para 0 y para 1, es decir tiene un consumo asimétrico. Hay diferentes tipos de TTL: Low, Low Schottky, Schottky, CMOS TTL, etc.



- **CMOS (Complementary Metal Oxide Silicon)**: basada en el uso de transistores mosfet. Utiliza un Mosfet tipo N y uno tipo P para generar un inversor lógico. Es la familia más utilizada hoy en día. Los dos transistores (P y N) tienen las dimensiones tales que el umbral de conmutación se ubica en $V_{DD}/2$. Para lograr simetría en la curva de transferencia es necesario, debido a la movilidad de los diferentes portadores de N y P, es necesario diseñar los transistores P con un ancho mayor a los transistores N.



Nombre de archivo: 2 (2).docx
Directorio: C:\Users\Hansen\Dropbox\IngSistemas\Introduccion a la
Electronica\Resumenes
Plantilla: C:\Users\Hansen\AppData\Roaming\Microsoft\Plantillas\Nor
mal.dotm
Título:
Asunto:
Autor: lucia
Palabras clave:
Comentarios:
Fecha de creación: 24/06/2012 19:57:00
Cambio número: 5
Guardado el: 24/06/2012 22:23:00
Guardado por: lucia
Tiempo de edición: 137 minutos
Impreso el: 28/09/2014 11:00:00
Última impresión completa
Número de páginas: 4
Número de palabras: 1.080 (aprox.)
Número de caracteres: 5.944 (aprox.)

Conversión A/D y D/A

Señal Analógica

Las señales que representan fenómenos físicos aparecen en la naturaleza de forma analógica. Estas señales son captadas por sensores que luego entregan una señal que varía en forma continua. Las señales son filtradas, amplificadas y acondicionadas por componentes analógicos, para luego ser presentadas en un instrumento de medición (de aguja).

Si se desea almacenar, transmitir y/o procesar señales analógicas, las funciones a las que se pueden someter son limitadas. Los límites en el procesamiento de señales analógicas existen debido a su propia naturaleza: problemas de tolerancias, variaciones en el tiempo y variaciones en la temperatura.

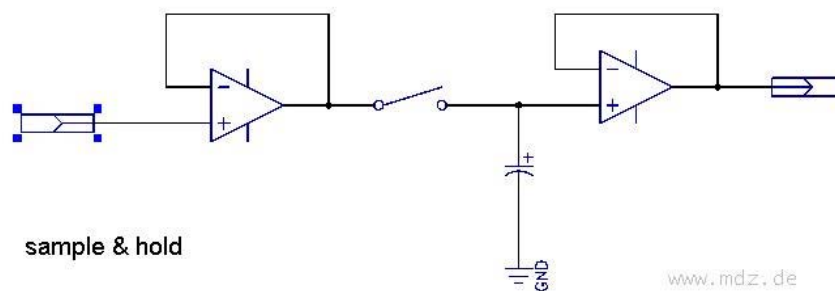
Señal Digital

Dado que las señales analógicas tienen un procesamiento limitado, resulta preferible convertirlas a señales digitales. La señal digital es discreta y no presenta estos límites, por lo que el rango de funciones posibles al que puede ser sometida la señal es mucho mayor. Éstas pueden ser procesadas utilizando técnicas numéricas implementadas en microprocesadores o DSP (Digital Signal Processor). Esto permite hacer filtrado (de mayor orden que los filtrados analógicos), linealización, operaciones aritméticas, transmisión, representación en un display digital, remoción de interferencias y compresión.

Características de la Conversión A/D

La señal digital es discreta, esto implica que para pasar de una señal analógica a una digital hay que hacer un muestreo tanto del tiempo (eje x) como de la amplitud (eje y).

Para que la señal continua sea muestreada de forma adecuada, el valor de la muestra debe mantenerse estable en el tiempo. Caso contrario la muestra resultaría en un valor intermedio. Esto se logra de forma sencilla mediante el siguiente circuito:



Este circuito representa el muestreo y la retención (Sample and Hold). Inicialmente la llave está cerrada y el capacitor se carga con el valor de la muestra. Luego, cuando la llave se abre el capacitor mantiene su carga en el tiempo. Cuando se vuelve a cerrar la llave el valor guardado por el capacitor será modificado. La apertura y cierre de la llave determina así la cantidad de muestras por segundo.

El muestreo y la retención es un proceso lento, hay además que asegurarse que el tiempo de adquisición (tiempo en que la llave está cerrada) sea adecuado para que el capacitor logre alcanzar la carga correspondiente.

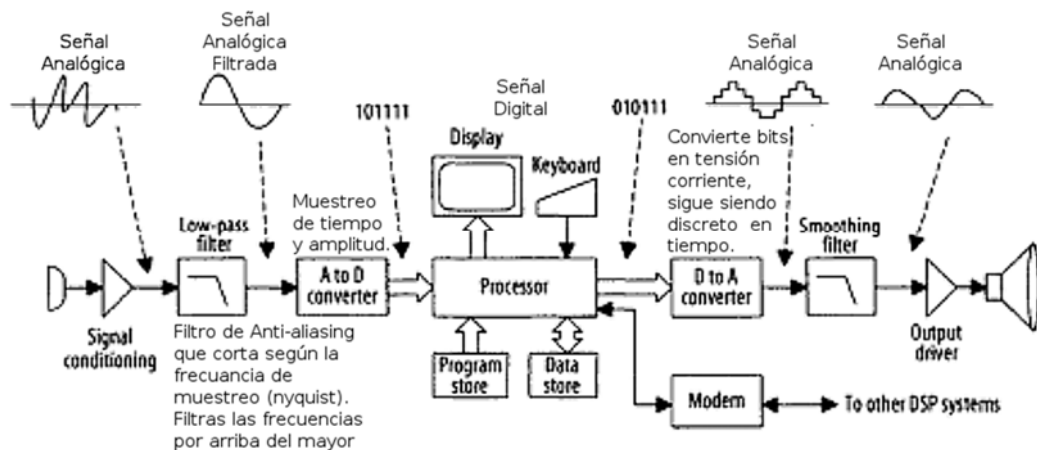
El muestreo en el tiempo dependerá de la frecuencia de la señal que deseamos muestrear. La frecuencia de Nyquist es la frecuencia mínima posible de muestreo, es el doble del componente espectral máximo de la señal analógica a muestrear. En general, sin embargo, se muestrea a frecuencias mayores a la frecuencia de Nyquist.

De no muestrear a una frecuencia adecuada (submuestreo) habrá una pérdida de información. Es por esto que se incluye antes del conversor A/D un filtro pasa bajos anti-aliasing que filtra las frecuencias mayores al máximo componente espectral deseado.

Por ejemplo, la frecuencia de la voz humana es como máximo de 4kHz, por lo que la frecuencia del muestreo debería ser mayor o igual a 8kHz. Otro ejemplo son los dispositivos de audio que tienen una frecuencia de muestreo de 44,1KHz dado el rango de audición humana que es 20kHz.

La cuantización, muestreo de la amplitud, dependerá de la cantidad de bits disponibles (bit, byte o word). La cantidad de muestras dependerá de la amplitud y la cantidad de bits. A veces se incluye un padding de ceros para elevar la frecuencia y achicar el escalonamiento de la reconstrucción, y reducir así el ruido de fondo.

Para determinar la cantidad de bits que se necesita si se tiene una amplitud de entrada V_{in} y un paso de V_{step} es cuestión de hacer $n = \log_2(V_{in}/V_{step})$. Por ejemplo, si tengo una amplitud A y 8 bits, habrá 256 cuantizaciones posibles, siendo el step $A/256$.



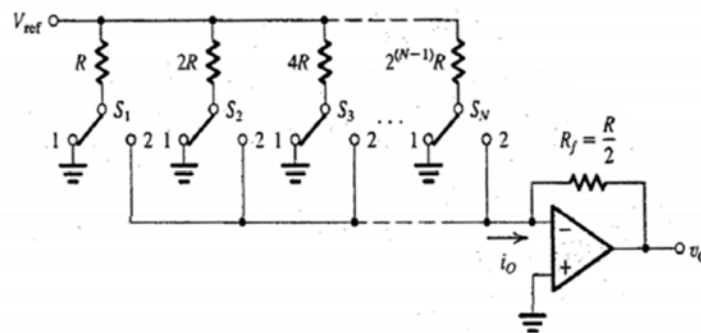
Nombre	Velocidad	Precisión
Flash	Es el de mayor velocidad de conversión.	Comúnmente son de pocos bits.
SAR	Es más rápido que el rampa, pero menos que el flash.	Mayor precisión que los otros dos.
Rampa	Es el de menor velocidad de conversión.	Posee pocos bits por lo que la precisión es baja.

Conversores D/A

Se tiene como entrada la palabra digital a la que se le aplica una función $S_A = f(S_D)$ para obtener una señal analógica de corriente o tensión. Un circuito característico de conversor D/A es el siguiente. La palabra digital manejará las llaves, en la práctica las llaves serán transistores que conducirán o no corriente. Por ejemplo, el MSB manejará la llave S1 mientras que el LSB manejará la llave S_n.

El problema con este conversor es que dependerá de la tensión de referencia y el valor de las resistencias, que son muchas, muy variadas, y con valores muy específicos.

$$D = \frac{b_1}{2^1} + \frac{b_2}{2^2} + \dots + \frac{b_{n-1}}{2^{n-1}} + \frac{b_n}{2^n}$$



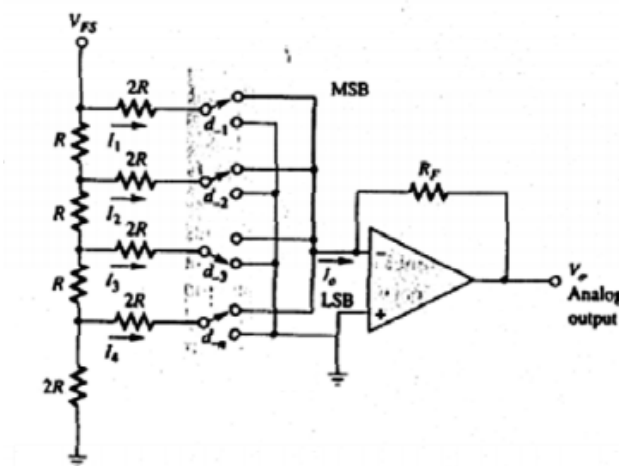
$$I_{out} = \frac{V_{ref}}{R} b_1 + \frac{V_{ref}}{2R} b_2 + \dots + \frac{V_{ref}}{2^{n-1}R} b_n = \frac{2V_{ref}}{R} \left(\frac{b_1}{2^1} + \frac{b_2}{2^2} + \dots + \frac{b_{n-1}}{2^{n-1}} + \frac{b_n}{2^n} \right) = \frac{2V_{ref}}{R} D$$

$$V_{out} = -I_{out}R_f \quad \text{que si } R_f = \frac{R}{2} \quad V_{out} = -V_{ref}D$$

$$V_{outMax} = \frac{2V_{ref}}{R} \frac{255}{256}$$

$$V_{outMin} = 0$$

Aparece así el conversor D/A R-2R que soluciona el problema de la variedad de las resistencias, además que el opAmp convertirá corriente a tensión y proporcionará baja impedancia de salida. Es similar en cálculos al conversor D/A anterior.



Conversores A/D

SAR (Registro de Aproximaciones Sucesivas)

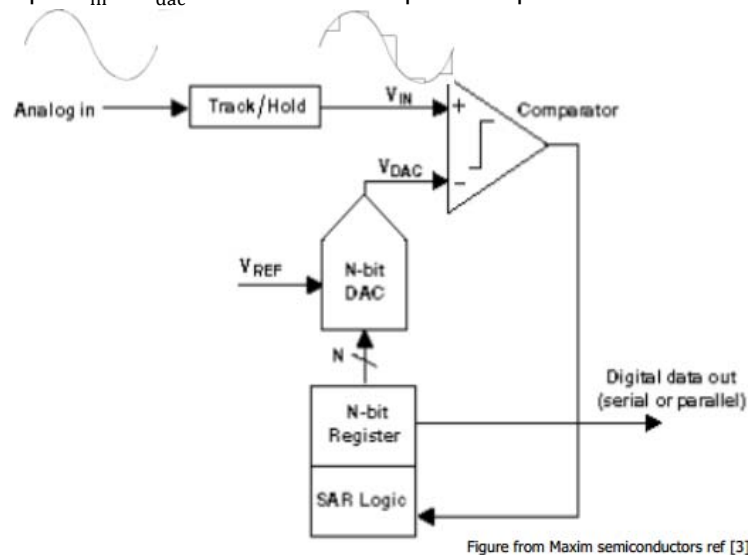
SAR generalmente está compuesto de 4 subcircuitos:

1. Un simple and hold para adquirir el V_{in} .
2. Un comparador de voltaje analógico que compara V_{in} con V_{dac} y manda el resultado al SAR.
3. Un SAR que hace las aproximaciones.
4. Un circuito que genere el voltaje analógico V_{dac} en función del output del SAR.

Implementa búsqueda binaria para encontrar el valor digital correspondiente mediante comparaciones con el voltaje de referencia. Inicialmente el MSB=1 y es alimentado al DAC que proporciona el voltaje análogo a $V_{ref}/2$:

- $V_{in} < V_{dac}$, MSB sigue siendo 1.
- $V_{in} > V_{dac}$, MSB se hace cero.

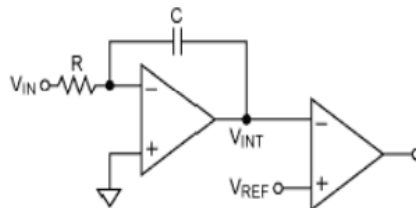
El algoritmo se repite con los sucesivos bits hasta llegar al LSB y lograr aproximadamente que $V_{in} = V_{dac}$. N ciclos son requeridos para esto.



Simplified SAR ADC Architecture

Rampa Simple

Utiliza una base de tiempo para contar la cantidad de ciclos transcurridos hasta que se igualan las dos señales, es decir, se carga el capacitor. Hace uso de un reloj y una cadena de contadores para contar el tiempo. Tiene baja velocidad y poca precisión.

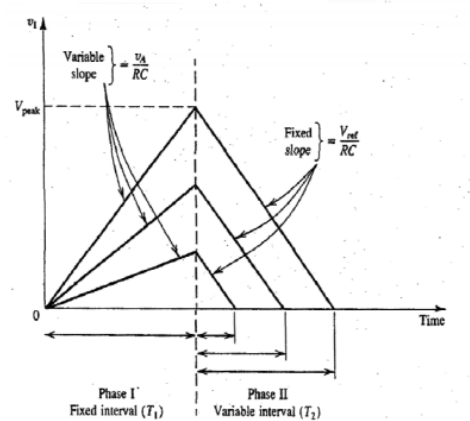
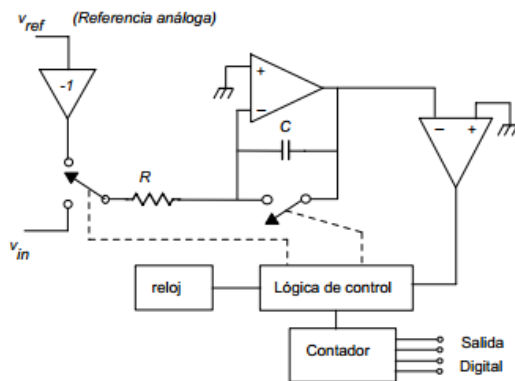


Rampa Doble

La resistencia y el capacitor del conversor A/D Rampa Simple varían con la temperatura por lo que variaciones de temperatura afectarían el muestreo. El conversor Rampa Doble soluciona esto haciendo la conversión independiente de R y C.

Tiene un tiempo T_1 fijo en el que se carga el capacitor, y un T_2 variable en el que se descarga hasta llegar a 0. La llave conmutará entre la tensión de referencia (signo opuesto al que vamos a medir) y la tensión que queremos convertir. Con el comparador detectaremos cuando V_{ref} llega a 0 al ser integrado. Ese tiempo de descarga determinará el valor digital. Este conversor también hace uso de un reloj.

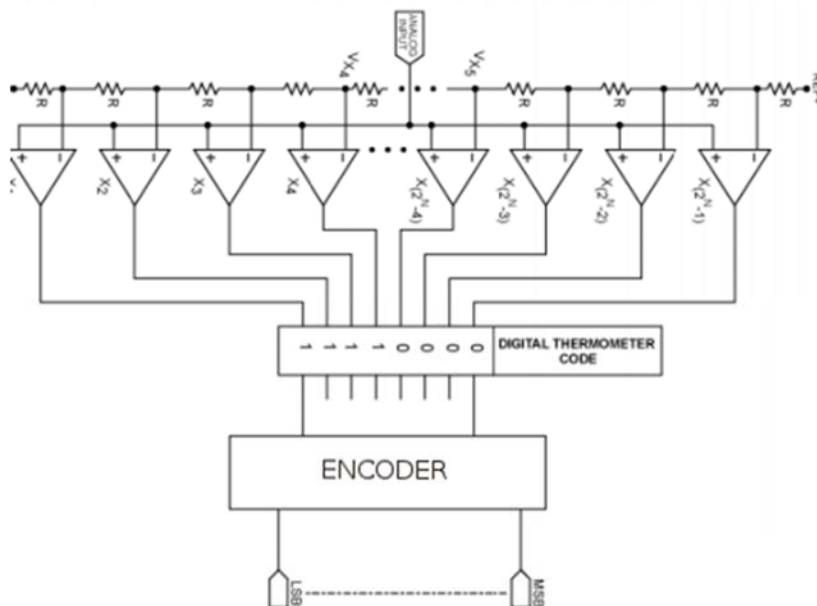
$$V_a = V_{ref} \cdot T_2 / T_1$$



Flash

Hace uso de múltiples comparadores en los que se compara la tensión de entrada con todos los valores posibles. El arreglo de comparadores no permite mucha precisión ya que se necesitan $2^n - 1$ comparadores para n bits. Sin embargo son los de mayor velocidad.

Usualmente usados en osciloscopios digitales.



Nombre de archivo: 2 (3).docx
Directorio: C:\Users\Hansen\Dropbox\IngSistemas\Introduccion a la
Electronica\Resumenes
Plantilla: C:\Users\Hansen\AppData\Roaming\Microsoft\Plantillas\Nor
mal.dotm
Título:
Asunto:
Autor: lucia
Palabras clave:
Comentarios:
Fecha de creación: 20/06/2012 0:05:00
Cambio número: 4
Guardado el: 20/06/2012 3:13:00
Guardado por: lucia
Tiempo de edición: 188 minutos
Impreso el: 28/09/2014 11:00:00
Última impresión completa
Número de páginas: 5
Número de palabras: 1.159 (aprox.)
Número de caracteres: 6.375 (aprox.)